

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-122617

(43)Date of publication of application : 10.05.1990

(51)Int.Cl.

H01L 21/208

B28D 1/22

C30B 33/00

H01L 21/304

(21)Application number : 63-277975

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 01.11.1988

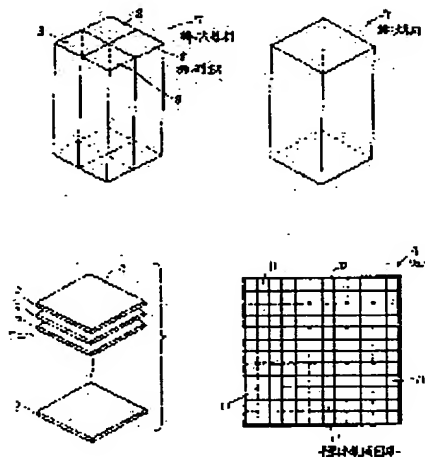
(72)Inventor : TERAU NOBORU

(54) ROD-LIKE BASE MATERIAL FOR PROVIDING WAFER FOR ELECTRONIC DEVICE

(57)Abstract:

PURPOSE: To reduce cost of a semiconductor integrated circuit by a method wherein a plurality of rod members are assembled in parallel and connected with one another to be a unified object.

CONSTITUTION: If four rod members 8 in square pole shape made of Si monocrystals are assembled in parallel, connected with one another and heat-treated in high temperature atmosphere, the assembly becomes a rod-like base material 7 like a single rod cut out from Si monocrystal ingot. By slicing and processing this, a plurality of Si monocrystal wafers 9 for an electronic device are obtained. A principal surface 10 of the wafer 9 is finished like a mirror face, and many semiconductor integrated circuits 11 are formed on this principal surface 10. Since the rod-like base material has a structure wherein a plurality of rod members are assembled in parallel and connected with one another to be a unified object, the diameter of the rod-like base material increases while the diameter of the wafer also greatly increases, thereby reducing cost per electronic device formed on the wafer.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-122617

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)5月10日

H 01 L 21/208
B 28 D 1/22
C 30 B 33/00
H 01 L 21/304

Z
C
3 1 1 B

7630-5F
7366-3C
8518-4G
8831-5F

審査請求 未請求 請求項の数 1 (全23頁)

⑮ 発明の名称 電子デバイス用ウエハを提供するための棒状基材

⑯ 特 願 昭63-277975

⑰ 出 願 昭63(1988)11月1日

⑱ 発 明 者 寺 尾 襄 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

電子デバイス用ウエハを提供するための棒状基材

2. 特許請求の範囲

(1) スライス加工されることによって複数個の電子デバイス用ウエハを提供する棒状基材であって、

電子デバイス用ウエハとなるべき材料から作られた複数個の棒部材を、並列に集合させて互いに接合して一体物とした、~~電子デバイス用ウエハを提供するための棒状基材~~。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、スライス加工されることによって複数個の電子デバイス用ウエハを提供するための棒状基材に関するものである。

〔従来の技術〕

第31図～第33図を用いて、従来から採用されている典型的な電子デバイス用ウエハを作るための工程を説明する。

まず、第31図に示すように、S i 単結晶インゴット1を作る。同一直径の複数個のS i 単結晶ウエハを得るために、S i 単結晶インゴット1は、その外周部が成形されて、真円柱状にされる。また、S i 単結晶インゴット1の長さ方向上端部および下端部は除去される。第32図に示すように、真円柱状に成形されたS i 単結晶の棒部材2には、単結晶の結晶軸の方向を示すために、その長さ方向に延びる平面部3が形成される。その後、S i 単結晶からなる棒部材2は、スライス加工され、それによって厚さ数100μmのS i 単結晶ウエハ4を複数個提供する。このようにして取出された複数個のウエハ4は、第33図に示されている。ウエハ4の主面5は、ラッピング加工およびポリッシング加工によって、鏡面状に仕上げられる。ウエハ4の平面図を示す第34図を参照して、ウエハ4の主面5上には、その後の工程で、複数個の半導体集積回路6が形成される。

第34図に示すように、1つのウエハ4の上に多数の半導体集積回路6を形成していることによ

って非常に多くのメリットが得られる。半導体デバイスが誕生する以前においては、真空管、抵抗素子、容量素子などの個別電子デバイスは、たとえ機械によって大量生産されるとしても、基本的には1個ずつ製作されねばならなかった。また、半導体集積回路が誕生する以前には、主としてはんだ付けによる個別作業によって電子回路を構成しなければならなかった。たとえば、銅線をはんだ付けで接続する作業や、プリント基板に個別デバイスをはんだ付けで接続する作業などが、それぞれ個々に必要となっていた。

一方、1つのウエハ上に多数の半導体集積回路を形成する技術では、基本的には、写真製版技術を用いることによって1つのウエハ上に多数の同一の回路を同時に製作することができる。したがって、上述したような従来の個別処理を必要とする技術に比較して、1つのウエハ上に多数の集積回路を形成する技術では、同一回路構成あたりの製作コストが飛躍的に低下する。

半導体集積回路を形成するにあたっては、上述

に低下させることができる。1回路構成あたりの製作コストをさらに低下させるためには、ウエハ上に同時に形成されることのできる同一半導体集積回路の数を増加させればよい。このことを実現するために、従来、回路を微細化することによってチップ面積を縮小する方法、およびウエハの大口径化による単結晶ウエハの面積を増大させる方法が採用されてきた。

半導体技術が成立して以来数年間の間に、回路の微細化はかなり進展した。当初写真製版の最小線幅が $10\mu\text{m}$ 以上の値であったのが、最近では、 $1.0\mu\text{m}$ 以下の値にまでなった。この場合の面積効果は、100倍以上である。

同様に、ウエハの大口径化もかなり進展した。当初ウエハの直径が1インチラベルであったのが、最近では10インチラベルにまで大きくなった。この場合の面積効果は、100倍程度である。

回路の微細化の進展およびウエハの大口径化の進展による相乗効果として、面積効果は1万倍程度となっている。このことが、現在の半導体集積

の写真製版工程の前後の処理工程もウエハごとあるいは単結晶ウエハのロットごとに行なわれている。このことも、同一回路構成あたりの製作コストを低下させるのに貢献している。具体的には、写真製版工程の前後には、S i 単結晶ウエハ上に結晶を転写するためのエピタキシャル工程、単結晶ウエハ中に不純物を導入するためのイオン注入工程、ウエハ中に導入された不純物を拡散する拡散工程、選択的に不純物をウエハ中に導入したりするためにあるいは接合表面を保護するために特定の領域に対して酸化処理を行なう酸化工程、CVD工程、電極や配線を形成するためのメタライズ工程などがある。これらの工程は、個別の回路に対して個々になされるのではなく、単結晶ウエハごとあるいは単結晶ウエハのロットごとに行なわれる。

【発明が解決しようとする課題】

以上のように、同一の単結晶ウエハ上に多数の同一の半導体集積回路を同時に形成することによって、同一回路構成あたりの製作コストを飛躍的

回路の発展やエレクトロニクス技術の発展の基礎の1つとなっていることは明らかである。

しかしながら、多数の同一の半導体集積回路を同時に形成するという技術の進歩に対して、回路の微細化およびウエハの大口径化の進歩は遅い。

写真製版の最小線幅を、 $10\mu\text{m}$ 以上の値から $1.0\mu\text{m}$ 以下の値まで微細化するための指導原理は、主として、欠陥の除去であった。すなわち、回路の微細化のために、製造工程中に存在するごみを排除したり、写真製版時のマスク合わせの機械的精度の確保などによるパターン精度の確保を図ったり、結晶中ないし薄膜中に存在する欠陥や不要不純物を排除したりしていた。したがって、上述のことを実現するためには、工程のソフトウェアを変更する必要があるのみならず、より高性能の製造設備を導入するというハードウェアの変更も必要であった。つまり、設計ルールを縮小する度ごとに、多額の設備投資が必要となった。このように、回路を微細化することによって同一回路構成あたりの製造コストを小さくしようとして

も、多額の設備投資のために製造コストは所望通りに低下しない。

現在の設計ルールでは、1.0 μm 以下のサブミクロンレベルが問題になっている。このようなレベル内において微細化が一層進展すると、種々の問題点が顕在化してくる。

第1に、今までに辿ってきた微細化の過程と同様、微細化が進展するのに伴って多額の設備投資が必要となってくるのみならず、欠陥除去の達成レベルがより高くなるので、製造設備のコストパフォーマンスが悪化する。すなわち、(設備費用の増加率) / (回路の微細化率)が増大する。

第2に、製造工程の追加が必要となり、それに伴って製造コストも増加する。たとえば、平面的に回路構成を縮小するのではなく、立体的な構造に改良を加えることによって回路を微細化しようとすれば、清堀り工程や積層工程を追加するなど、単位ウエハあたりに対して必要とされる製造工程の数が増える。

第3に、集積回路を製造するにしても、寸法的

1 単結晶ウエハに関しては、現在、その最大直径は6インチである。試作レベルのS1単結晶ウエハに関しては、その最大直径は10インチである。ウエハの直径が1インチのレベルから10インチのレベルにまで増大してきたことの指導原理は、設備の大規模化および欠陥の除去であった。すなわち、大口径の単結晶インゴットを製造するためには、当然その寸法に見合う大型の設備が必要である。単結晶インゴットが大口径化するのに伴って、応力の不均一化等を原因とする欠陥が発生したりする。そのような欠陥を排除するために、単結晶インゴットの製造時における熱的および機械的制御をより精密化する必要が生じてくる。熱的制御および機械的制御をより精密化するためには、制御工程を追加するとともに、製造設備そのものもより精密化する必要がある。このように、S1単結晶インゴットを大口径化することは、技術的に限界があり、さらに製造設備の高額化を伴うという欠点も有する。

現在、試作レベルでS1単結晶インゴットの最

に物理的な限界がある。たとえば、写真製版によるマスク合わせの光源として、今までの設計ルールのレベルでは通常、紫外線が用いられていた。しかし、紫外線は回折現象や干渉現象を生じさせるので、サブミクロンレベルの設計ルールのもとでは紫外線を使用することはできなくなる。そのため、サブミクロンレベルの設計ルールのもとでは、写真製版によるマスク合わせの光源として、放射線を用いる必要が生じてくるであろう。

以上のことを考慮すると、現時点での設計ルールを縮小するに従って回路製造に対する困難性が増す。写真製版の最小線幅を1.0 μm のレベルから0.1 μm のレベルにまで縮小すること、すなわち面積効果を100倍にすることは、非常に困難性が予想される。サブミクロンレベルの設計ルールのもとでは、回路の微細化によるチップ面積の縮小に応じた半導体集積回路のコスト低下が頭打ちとなる。

ウエハの大口径化は、まず、単結晶インゴットの製造技術によって定められる。量産レベルのS

大直径が10インチに留まっているのは、上述したような理由に基づくものである。また、従来、S1単結晶ウエハの大口径化が2インチレベルから、1~2インチ刻みにしか進まなかったのも上記理由のためである。上述のような困難性は、インゴットが大口径化するのに従って増加する。つまり、インゴットの最大直径を10インチレベルから20インチレベルにすること、すなわち面積効果を4倍にすることは、非常に困難性が予想される。結局、ウエハの大口径化による単結晶ウエハの面積の増大に応じた半導体集積回路のコスト低下は頭打ちとなる。

さらに、ウエハの直径を1~2インチ刻みに大口径化していくことは、付加的な経済的困難性を伴う。すなわち、より大きな直径のウエハが一度実用化されると、そのウエハを用いて製造された半導体集積回路は、今まで使用されてきたウエハ、すなわちより直径の小さいウエハを用いて製造された半導体集積回路よりも低コストとなる。そのため、今まで使用されてきた直径のより小さ

いうエハは、市場競争力を失ってしまう。このように、相対的に大きな直径のエハが実用化されるのに伴って、相対的に小さな直径を有するエハ用の製造設備は、減価償却が十分にされる以前に廃棄しなければならない事態が発生するので、S1単結晶メーカーもエハの大口径化を簡単に実用化するわけにはいかない。また、エハの大口径化を実用化するためには、大口径のエハに対応した半導体集積回路製造設備が必要となる。つまり、エハの大口径化に伴って、多額の設備投資費用が必要となる。前述したように、相対的に大きな直径のエハが一度実用化されると、今まで使用されてきた相対的に小さな直径のエハを用いた半導体集積回路は市場競争力を失ってしまう。したがって、相対的に小さな直径のエハに対応している半導体集積回路製造設備の多くは、減価償却が十分にされる以前に、廃棄される必要が生じたり、第一線での使用を停止しなければならない必要が生じたりする。このような事情から、半導体集積回路メーカーは、エハの大口径化

である。

〔作用〕

棒状基材は、複数個の棒部材を、並列に集合させて互いに接続して一体物とする構造であるので、棒状基材の径を大幅に増加させることができる。したがって、棒状基材をスライス加工することによって得られるエハの径も、大幅に増加する。エハの径が大幅に増加するために、エハ上に形成される電子デバイスの1個あたりのコストも大幅に低下する。

並列に集合させる棒部材の数を多くすれば、棒状基材の径もそれに伴って大きくなる。本願発明によって得られるような径の大きな棒状基材を、1本のインゴットから得ることは、技術的に不可能であり、あるいは可能であったとしても大幅な製造コストの増大を招く。

この発明では、インゴット自体の径を大きくするものではないので、今まで使用されてきたインゴット製造設備を廃棄することなく、引き続き使用することができる。

を簡単に実用化することができない。試作レベルでは、S1単結晶エハの最大直径が10インチであるのに対し、実用レベルではS1単結晶エハの最大直径が6インチに留まっているのも、上述の背景が1つの理由になっている。

以上述べたように、現在に至るまでは、回路の微細化によるチップ面積の縮小、およびエハの大口径化による単結晶エハの面積の増大によって半導体集積回路のコストを低下させてきたが、現状ではそのコスト低下も頭打ちになってきている。

それゆえに、この発明の目的は、半導体集積回路のコストを大幅に低下させることのできるエハ用の棒状基材を提供することである。

〔課題を解決するための手段〕

この発明に従った棒状基材は、スライス加工されることによって複数個の電子デバイス用エハを提供するものであり、電子デバイス用エハとなるべき材料から作られた複数個の棒部材を、並列に集合させて互いに接続して一体物としたもの

〔実施例〕

第1図に示されている棒状基材7は、S1単結晶から作られた正四角柱状の4本の棒部材8を、並列に集合させて互いに接続したものである。4本の棒部材8の集合体である棒状基材7は、その後、高温雰囲気下に置かれる。この熱処理によって、各棒部材8は互いに強固に接合し、その結果、棒状基材7は、第2図に示すように、あたかもS1単結晶インゴットから削り出された1本の単一棒であるかのような様相を呈する。このような棒部材7をスライス加工することによって、第3図に示すように、複数個の電子デバイス用S1単結晶エハ9を得ることができる。エハ9の主面10は、鏡面状に仕上げられ、この主面10に、第4図に示すように多数の半導体集積回路11が形成される。

第5図は、S1単結晶エハの主面に半導体集積回路を形成するまでの製造ステップを示している。主にこの第5図を参照しながら、半導体集積回路を形成するまでの製造ステップについて説明

する。

まず、第6図に示すようなS1単結晶インゴット12を4本作製する(ステップS1)。

各S1単結晶インゴット12は、その長さ方向上端部および下端部が除去され、さらにその外周部分も切削加工されて正四角柱状の棒部材8に成形される(ステップS2)。こうして、第7図に示すように、同一寸法の4個の正四角柱状の棒部材8が用意される。棒部材8の側面8aは、S1単結晶の結晶軸の方向を示すために、特定の方向を向くように選択されている。

各棒部材8は、4個の側面8aを有しているが、そのうち隣接する棒部材と接触することになる特定の側面が、ラッピング加工およびポリッシング加工によって鏡面に仕上げられる(ステップS3)。この際、鏡面の表面精度は、その平面度が10 μ m以下であり、表面粗さが10nm以下であるのが望ましい。このような精度は、現在の技術によって簡単に達成できる値である。

次に、正四角柱状に成形された各棒部材8の接

S1酸化膜の最表面部が除去され、それと同時に側面の最表面部に存在していた不必要な原子も除去される。

上記ステップは、必要に応じて繰返して行なわれてもよい。特に、棒部材8の側面部の最表面を酸化状態または水酸化状態にするために、最終操作として、棒部材8の側面に対して硝酸系溶液または過酸化水素系溶液による表面処理を施すようにしてもよい。

次に、各棒部材8を水洗し、乾燥させる(ステップS8)。

次に、第7図に示されている正四角柱状の4本の棒部材8を、室温の清浄な雰囲気下で並列に集合させてそれぞれの接合面(側面)を接触させる(ステップS9)。4本の棒部材8の集合体である棒状基材7は、第1図に示されている。鏡面に仕上げられた各棒部材8の側面が原子的に理想表面であれば、理論的には、各棒部材8を並列に集合させて互いに接触させると、S1単結晶のシームレス構造物となる。しかしながら、実際には、

凸面となるべき側面に対して、化学薬品により表面処理を施す。まず、棒部材8の側面を粗洗浄した後、加熱されたトリクロロエチレンに浸漬して脱脂する(ステップS4)。

次に、棒部材8の側面を、加熱された濃硫酸に浸漬する(ステップS5)。熱濃硫酸の酸化作用によって、棒部材8の側面に付着していた付着物が酸化除去される。付着物としては、たとえば有機性の塵やごみが考えられ、金属製の塵やごみも考えられる。

次に、棒部材8の側面を水洗した後、その側面を加熱された硝酸系溶液に浸漬する(ステップS6)。棒部材8の側面に位置するS1は、硝酸の酸化作用によって酸化され、その結果、棒部材8の側面は、不安定で不均一な酸化状態から安定で均一な酸化状態になる。

次に、棒部材8の側面を水洗した後、その側面を弗酸系の希釈水溶液に浸漬する(ステップS7)。すると、S1酸化膜に対する弗酸のエッチング作用によって、棒部材8の側面に形成されている

各棒部材8の側面8aの表面状態は、理想状態からかなり離れている。たとえば、棒部材8の側面8aを拡大して観察すれば、その側面は若干波打っているであろうし、また多数の凹凸が形成されているであろう。したがって、各棒部材8の側面8aを互いに接触させたとき、その接触部分は棒部材8の側面全面にわたるのではなく、原子的に見ればほんの一部の領域だけである。

隣接する棒部材8と接触することになる各棒部材8の側面に対して、たとえ清浄雰囲気下で清浄化処理をしたとしても、微視的に見れば、その側面には、多数の塵やごみなどの付着物が付着している。付着物の存在は、各棒部材8の原子同士の接触を妨げる。また、各棒部材8の側面には、理想的にS1原子が露出しているわけではなく、一般にその側面の表面部は酸化状態あるいは水酸化状態になっている。しかも、その酸化層または水酸化層は、単原子層ではなく、多数の不整合な原子が重なった状態になっている。また、その層には水分などが吸着されている。このような状態も、

隣接する棒部材8の原子同士の接触を妨げる。

以上のように、互いに接触することになる各棒部材8の側面8aの表面状態は、理想状態よりかい離している。しかしながら、各棒部材8の側面が、現在の技術レベルによって得られる鏡面度および清浄度を有していれば、各棒部材8の側面同士は、室温の正常な雰囲気下で接触されることにより、水素結合等の効果で接合強度 5 kg/cm^2 のレベルで接続され、それによって一体となったS1単結晶からなる棒状基材7が得られる。

次に、各棒部材8の集合体である棒状基材7を、 400°C の窒素雰囲気中で30分間加熱する(ステップS10)。この加熱処理により、主として、各棒部材8の接触部分に存在する水分などの吸着分子が除去される。

次に、棒状基材7を、 600°C の窒素雰囲気中で30分間加熱する(ステップS11)。この加熱処理によって、主として、各棒部材8の側面は、縮合反応により酸素を介して互いに接続され、またはS1原子が直接原子的に結合することによ

て互いに接続される。

次に、棒状基材7を、 1000°C の窒素雰囲気中で1時間加熱する(ステップS12)。この加熱処理により、上述の反応が、より完全になされることになる。棒状基材7に対する加熱操作および冷却操作に関しては、機械的ストレスの影響を生じさせないために、徐熱および徐冷が行なわれることはいうまでもない。

各棒部材8を室温の正常な雰囲気下で並列に集合させて互いに接触させると、各棒部材8はその接合強度が 5 kg/cm^2 のレベルで互いに接続される。この各棒部材8の集合体を、その後の工程で窒素雰囲気下で加熱することにより、各棒部材8は、原子的な結合によって互いに接続され、その接合強度が $100\sim 200\text{ kg/cm}^2$ のレベルになる。こうして、S1単結晶からなる一体物である棒状基材7が得られる。接合強度が $100\sim 200\text{ kg/cm}^2$ という値は、S1単結晶の引張強度と同一レベルである。このことは、各棒部材8の集合体である棒状基材7が、原子的に

一体となっていることの証拠の1つでもある。なお、各棒部材8の側面同士の結晶軸の方向の差が1度レベル以内であれば、棒状基材7は結晶学的に一体となった単結晶となる。結晶軸の方向の差を1度レベル以内に抑えることは、現在の技術で十分可能である。

その後、棒状基材7は、スライス加工され、厚さ数 $100\mu\text{m}$ の複数個のS1単結晶ウエハ9が得られる(ステップS13)。この状態が、第3図に示す状態である。

S1単結晶ウエハ9の主面10は、ラッピング加工およびポリッシング加工によって鏡面に仕上げられる(ステップS14)。

鏡面に仕上げられたS1単結晶ウエハ9の主面10の上には、多数の半導体集積回路11が形成される(ステップS15)。この状態が、第4図に示されている。

今までの説明と重複するかもしれないが、各棒部材8の側面が互いに強固に接合するまでのメカニズムについてより詳しく説明する。

S1単結晶の理想表面

S1単結晶の表面が理想表面となっていれば、この表面の原子配列は、2次元で模式的に示せば、第8図に示すような構造になる。この場合、原理的には、2つの理想表面を接触させれば、室温でも直ちに接合する。このことは、清浄な鏡面状の2つの金属を加圧して押付けると室温でも接合するという事実から、容易に推測できるであろう。なお、図中、「S1」はS1原子であり、「-」は1重結合であり、「・」はラジカルである。

S1単結晶の自然酸化膜

しかし、実際のS1単結晶の表面は、たとえ物理的および化学的に鏡面状にポリッシュしても、理想表面とはなっていない。すなわち、実際のS1単結晶の表面は、数原子層の自然酸化膜で覆われており、その膜の厚さは、数 10Å となっている。このような原子配列を2次元で模式的に示せば、第9図に示す構造となる。第9図において、参照番号13で示す部分が自然酸化膜の領域である。また、図中、「O」は酸素原子であり、「-」

は2重結合である。

より詳しく示せば、自然酸化膜13は、その終端がOH基となったり、または水素結合によって水(H₂O)を吸着している。この原子配列を2次元で模式的に示せば第10図に示す構造となる。図中、参照番号14は水酸基を示し、参照番号15は吸着水を示している。また、「H」は水素原子であり、「…」は水素結合である。自然酸化膜13の中で、終端がOH基となったりする割合や、水素結合によって水(H₂O)を吸着したりする割合は、この自然酸化膜が形成される温度や湿度に影響されることは言うまでもない。

S1単結晶への油等の吸着

実際上、室内に置かれたS1単結晶の表面には、ごみが付着するだけでなく、空気中に存在する油などの有機物が吸着している。この状態の原子配列を2次元で模式的に示せば、第11図に示す構造となる。図中、「R」はアルキル基等を示す。油などの有機物が吸着したS1単結晶の表面は、疎水性であり、水をはじく。このように、S1単

する方法として、加熱硫酸による酸化作用によって有機物を焼却除去してもよい。また、S1単結晶の表面を弗酸(HF)系の水溶液で軽くエッチングすることによって、表面に付着している油等の有機物を除去する方法も有効である。

S1単結晶の油のない表面

S1単結晶の最表面に存在する油などの有機物を除去すれば、その表面の原子配列は、2次元で模式的に示せば、前述した第10図に示すような構造となる。S1単結晶の表面を、さらに弗酸(HF)系の水溶液で処理した後、水洗すれば、その表面部分の原子配列の終端は、基本的には、すべて水酸基(OH基)となる。S1単結晶の表面の終端の水酸基(OH基)を増すために、S1単結晶の表面を硫酸(H₂SO₄)、硝酸(HNO₃)、過酸化水素(H₂O₂)等の酸化作用のある水溶液で処理した後、水洗してもよい。S1単結晶の表面の原子配列の終端がすべて水酸基(OH基)となっている場合の原子配列は、2次元で模式的に示せば、第12図に示す構造となる。

結晶の表面が疎水性となっている場合には、たとえば鏡面状態とされていても、2つの表面を室温で接触させてもそれらは接合しない。疎水性の表面を持つS1単結晶が、室温では互いに接合しない理由は、最表面に存在する油等の有機物同士に接着力がないからである。

S1単結晶の吸着油等の除去

S1単結晶の鏡面同士を、室温で互いに接合させるためには、表面に付着しているごみを除去するだけでなく、最表面に存在する油などの有機物も除去しなければならない。S1単結晶の表面に付着している油などの有機物を除去する方法としては、その有機物が多量に存在する場合には、まずS1単結晶の表面を有機溶剤で洗浄するのが望ましい。有機溶剤としては、たとえば、トリクレン、ジメチルエタン、4塩化炭素等の塩素系溶剤、フロン等の弗素系溶剤、アセトン、メチルアルコール等のケトンまたはアルコール系溶剤が考えられる。

S1単結晶表面に付着した油等の有機物を除去

S1単結晶の表面の原子配列の終端がすべて水酸基(OH基)となっていたとしても、S1単結晶が湿った雰囲気中に置かれているならば、その表面部に若干の水(H₂O)を吸着していることは言うまでもない。そのような状態の原子配列を2次元で模式的に示せば、第13図に示す構造となる。

最終処理として、S1単結晶の表面に対して加熱処理を施した場合には、S1単結晶の表面の水酸基間で脱水縮合反応を起こし、その場合の表面の原子配列は第9図に示す構造となる。ところが、S1単結晶の表面の水酸基間で脱水縮合反応が生じている場合であっても、S1単結晶が湿った雰囲気中にある場合には、その表面に若干の水(H₂O)を吸着している。その状態の原子配列を2次元で模式的に示せば、第14図に示す構造となる。

S1単結晶の室温での接合のメカニズム

鏡面状のS1単結晶の表面から油などの有機物が除去されると、その表面は親水性となり水に濡

れやすくなる。このように、親水性でありかつ鏡面状態になっている2つのS i単結晶表面を接触させると、それらは、室温でも互いに容易に接着する。親水性である2つのS i単結晶表面が室温で互いに容易に接着する理由は、最表面に存在する水酸基(OH基)同士の水素結合、または表面に吸着している水同士の水素結合による接着力の作用である。この水素結合の接着力がいかに大きいかは、室温でメタン(CH_4)が気体であるのに対し、ほぼ同じ分子量の水(H_2O)が液体であることから、容易に理解できるであろう。

S i単結晶の表面の末端がすべて水酸基(OH基)となっている場合の接着状態の原子配列を2次元で模式的に示せば、第15図に示す構造となる。図中、参照番号16で示す部分が接着部の領域である。

S i単結晶の表面の水酸基(OH基)間で脱水縮合反応が生じていて、その部分に水(H_2O)を吸着している場合の接着状態の原子配列を2次元で模式的に示せば、第16図に示す構造となる。

ときには、それらを若干湿った状態に保つのがよい。なぜなら、2つのS i単結晶表面の接触部分に隙間があったとしても、その隙間を形成している部分は、水(H_2O)の水素結合の効果で接着されるからであり、また接触面への油等の吸着を防ぐからである。

2つのS i単結晶表面を接触させた後に、接触面から余分の水(H_2O)を除去するために、2つのS i単結晶棒部材を折り合わせることによって若干加圧すれば、両者の間の接着がより良好となる。この場合、振動等による悪影響を防ぐために、S i単結晶棒部材の自重の他に、重を加えてもよいし、棒付装置や治具によって加圧するようにしてもよい。

S i単結晶の室温での接着力

2つのS i単結晶棒部材を室温で接着した後、引張強度を測定すると、その値は、0.5～5.0 kg/cm^2 の範囲にばらつく。S i単結晶の鏡面の表面粗さが20 nm付近であれば、この引張強度は0.5 kg/cm^2 付近の値になる。一

図中、参照番号17で示す部分が接着部の領域である。

水素結合による接着に関しては、水(H_2O)を介する場合よりも、水酸基(OH基)同士の直接結合の場合の方が強力である。

S i単結晶の室温での接着方法

脱脂処理され、かつ酸系の溶液で洗浄処理され、その後水洗されて乾燥されることによって親水性を有するようになった2つの鏡面状態のS i単結晶表面は、それらを互いに接触させるだけで容易に接着される。この接触前に、S i単結晶を乾燥雰囲気中に長時間保存したり、過度に加熱乾燥したりすると、表面の原子配列の末端の水酸基(OH基)が脱水縮合反応を起こす。そのため、接触前に、乾燥雰囲気中に長時間保存したり、過度に加熱乾燥したりするのは好ましくない。また、接触前にS i単結晶を室内等に長時間保存すると、S i単結晶の表面には空気中の油等が再吸着されるので、好ましくない。

親水性の表面を持つ2つのS i表面を接触させ

方、S i単結晶の鏡面の表面粗さが5～10 nmの場合には、引張強度は3.0～5.0 kg/cm^2 付近の値となる。現在の技術水準では、S i単結晶の鏡面の表面粗さを20 nm程度にするのは十分可能である。したがって、鏡面の表面粗さに関しては、問題は生じない。

引張強度が上述のようにばらつく原因は、水素結合による水酸基(OH基)同士の接着が、S i単結晶表面の全面にわたっていないからであると考えられる。言い換えれば、S i単結晶の表面の全面にわたって水酸基(OH基)同士が水素結合で接着されていれば、引張強度は、5 kg/cm^2 レベルの値になると考えられる。

S i単結晶の加熱による接着力

室温で互いに接着したS i単結晶棒部材を窒素(N_2)雰囲気中で加熱すると、引張強度が上昇する。この引張強度は、200度を越えた温度のところで、急激に上昇し始める。室温で互いに接着したS i単結晶棒部材を、400度の窒素雰囲気中で加熱した後に、引張強度を測定すると、5

0 kg/cm² 前後の値が得られる。この引張強度は、400℃～800℃の加熱温度範囲では、飽和している。ところが、互いに接合したS1単結晶棒部材を800℃を越える温度の窒素雰囲気中で加熱すると、引張強度は、さらに急激に上昇し始める。互いに接合したS1単結晶棒部材を窒素雰囲気中で1000℃～1200℃の温度範囲で加熱後、引張強度を測定すると、100～200 kg/cm² の値が得られる。この場合、破壊はS1単結晶のバルクで生ずるが、このような100～200 kg/cm² の引張強度の値は、S1単結晶の引張強度と同一レベルである。

S1単結晶の加熱による接合のメカニズム

加熱温度が200℃を越えたときに引張強度が急激に上昇し始めるのは、S1単結晶棒部材の接合面において、水酸基(OH基)同士が脱水縮合反応を起こし始めるからであると考えられる。すなわち、水酸基(OH基)同士の水素結合から、S1-O-S1の結合に変わり始めるからであると考えられる。

結晶に結晶欠陥が発生しないような速度で徐熱および徐冷をする必要がある。互いに接合したS1単結晶棒部材に対する加熱スピードは、ボイドの急激な発生を防ぐために、まずS1単結晶棒部材を200℃～400℃の温度で30分～1時間程度保持し、その後400℃～800℃の温度で30分～1時間程度保持するのが好ましい。

加熱雰囲気としては、S1単結晶の鏡面の平面度が良好な場合には窒素雰囲気でもよいが、S1単結晶の鏡面の全面にわたって接合を確実にするために、酸素を窒素に混合したり、水蒸気と酸素を窒素に混合したりするのが望ましい。

上記加熱処理中においては、振動等による悪影響を防ぐために、S1単結晶棒部材の自重の他に、重りを加えてもよいし、補付治具によって加圧するようにしてもよい。

S1単結晶の接合面の隙間の充填

S1単結晶棒部材の鏡面の平面度が悪い場合には、マクロな意味で接触しない部位があるために、互いに接合しない面が発生することがある。平面

加熱温度が400℃～800℃の加熱温度範囲で引張強度が飽和するのは、上記脱水縮合反応により発生した水(H₂O)によるボイドの増加と、S1-O-S1結合の増加がバランスしているためと考えられる。

加熱温度が800℃を越えると引張強度がさらに急激に上昇し始めるのは、ボイドが減少し始め、S1-O-S1結合の増加の効果が勝つようになるからである。加熱温度が1000℃～1200℃になると引張強度が100～200 kg/cm² の値に安定するのは、脱水縮合反応が完結するからであると考えられる。脱水縮合反応が完結した状態の原子配列を2次元で模式的に示せば、第17図に示す構造となる。図中、参照番号18で示す部分は、接合部の領域である。

S1単結晶の加熱による接合方法

基本的には、室温で互いに接合したS1単結晶棒部材を、1000℃～1200℃の温度の窒素雰囲気中で2時間前後加熱すれば、強固な接合が得られる。加熱および冷却にあたっては、S1単

度の悪さによって生ずる非接合面の隙間は、S1の酸化による体積膨張、すなわちS1→S1O₂による体積の膨張により補填されて、互いに接触するようになる。このようなS1の酸化は、脱水縮合反応により発生した水によってなされたり、あるいは加熱雰囲気中に導入された水または酸素によってなされる。

S1単結晶棒部材の鏡面の平面度は、10μm以下であることが好ましい。しかし、實際上、許容できる平面度は、加熱雰囲気や加熱温度条件によっても異なってくる。

平面度の悪さによって生ずる非接合面を補填する方法として、原子配列において縮合反応ができる終端を持つシラン系有機物で隙間を充填するようにしてもよい。シラン系有機物は、室温では、水素結合で互いに接合するが、加熱によって縮合して、S1-O-S1結合またはS1-S1結合を非接合面間の隙間に導入する。シラン系有機物を充填する場合には、鏡面の直接的接触面に悪影響を及ぼさないようにするために、極少の量に抑

える必要がある。シラン系有機物を導入したときの原子配列を2次元で模式的に示せば、たとえば、第18図に示す構造となる。図中、参照番号19で示す部分は接着部の領域である。

次に、第1図～第4図を参照して、この発明の実施例のメリットについて説明する。

棒状基材7は、4本の棒部材8を並列に集合して互いに接続して一体物としたものである。棒状基材7をスライス加工することによって得られるウエハ9の面積は、1本の棒部材8をスライス加工することによって得られるウエハの面積の4倍の大きさである。前述したように、従来、Si単結晶ウエハの直径は、単結晶インゴットの直径によって定められていた。単結晶インゴットの製造技術の観点から見れば、量産レベルでは、Si単結晶ウエハの最大直径は6インチである。また、試作レベルでは、Si単結晶ウエハの最大直径は10インチである。ところが、この発明の実施例では、単結晶インゴットから成形された4本の棒部材8を集合させて一体物とし、その一体物であ

る棒状基材7をスライス加工することによってウエハ9を得るものである。従来製造することが不可能であったような大きさの直径のウエハを得ることができる。しかも、このような大面積のSi単結晶ウエハを比較的安価に得ることができる。

大面積の断面を持つSi単結晶棒状基材7をスライス加工し、さらにラッピング加工およびポリッシング加工等の工程を経て、大面積のSi単結晶ウエハ9が製造される。これらの工程は、基本的には、面単位で操作される多数の細分化された工程からなっている。したがって、小面積のSi単結晶ウエハを複数個作製する場合と、この複数個のウエハの合計面積と同じだけの面積を有する1枚の大面積のSi単結晶ウエハを作製する場合とを比較すると、1枚の大面積のSi単結晶ウエハの方が面積あたりのコストが安価となる可能性がある。これは、以下の理由による。複数個の棒部材8を並列に集合させて互いに接続して一体物とする場合には、その接続のために切断工程、

ラッピング工程、ポリッシング工程、洗浄工程、加熱工程等が付加される。この付加される工程は、1本のSi単結晶インゴットからウエハを製造する場合には不要なものである。その分、複数本の棒部材8を集合させる場合、コストが上昇する。一方、棒状の部材からウエハを作製するのに必要となるスライス工程、ラッピング工程、ポリッシング工程等に関しては、複数本の棒部材8を集合させて一体物とした方がコストの低下につながる。すなわち、棒部材8がそれぞれ分離してあるならば、各棒部材に対してそれぞれウエハを作製するためのスライス加工、ラッピング加工、ポリッシング加工等が必要となる。これに対して、複数本の棒部材8を集合した棒状基材の場合には、この1本の棒状基材7に対して、ウエハを作製するためのスライス加工、ラッピング加工、ポリッシング加工が施されるだけである。このように、棒状の部材からウエハを作製するまでの工程を考えた場合には、この発明の実施例では大幅なコスト低減につながる。全体的に見れば、複数本の棒部材

を集合させるために必要となったコストの上昇分よりも、複数本の棒部材の集合体である棒状基材7を加工してウエハを作製することによって得られるコストの減少分の方が勝る。つまり、全体的に見れば、本発明の実施例は、コスト低減につながる。集合する棒部材8の数が増すほど、このコスト低減の効果は大きくなる。

第4図に示すように、Si単結晶ウエハ9の主面10上には多数の半導体集積回路11が形成される。ウエハ9の上に形成される半導体集積回路11の数は、ウエハ9の面積が大きいほど多くなることは明白である。半導体集積回路の製造分野においては、基本的には、写真製版技術を用いることによって多数の同一回路を同時に製作することが可能である。そのため、個別的に1つの回路を製造することと比較して、同一回路構成あたりの製造コストを飛躍的に低下させることができる。このコスト低下の効果は、同時に形成される半導体集積回路11の数が多いほど大きくなる。したがって、Si単結晶ウエハ9の面積が大きいほど、

同一回路構成あたりの製造コストが低下する。

半導体集積回路の製造にあたっては、写真製版工程の前後の工程で、S i 単結晶ウエハは、そのウエハごとにあるいはウエハのロットごとに処理される。したがって、S i 単結晶ウエハ9の面積が大きいほど、より多くの同一回路を同時に製作することができることになり、半導体集積回路の同一回路構成あたりの製造コストをより低下させることができる。これらの工程を列挙すると、S i 単結晶ウエハ上に結晶を成長させるエピタキシャル工程、単結晶ウエハ中に不純物を導入するイオン注入工程およびその後の拡散工程、選択的に不純物を導入したり接合表面を保護するために行なわれる酸化工程またはCVD工程、電極や配線層を形成するためのメタライズ工程などがある。これらの工程は、単結晶ウエハごとにあるいは単結晶ウエハのロットごとに処理される。

以上述べたように、この発明の実施例では、相対的に大面積のS i 単結晶ウエハ9を用いて、その主面に同時に多数の半導体集積回路11を形成

さいからである。しかしながら、上述した実施例によれば、S i 単結晶ウエハの面積は、原理的には、いくらでも大きくすることができる。たとえば、1辺の長さが1.0mである正方形形状のS i 単結晶ウエハを作ることも可能である。

最大直径が0.15mのS i 単結晶ウエハを用いて形成した半導体集積回路と、1辺の長さが1.0mのS i 単結晶ウエハを用いて形成した半導体集積回路との間には、大幅なコスト差が発生する。この発明の実施例によれば、このような大きな効果が発現されるのにもかかわらず、製造工程に対しては、より精密な制御は原則的には必要とならない。すなわち、S i 単結晶ウエハの大面積化に伴って発生するのは、ウエハの機械的強度の問題、ならびに光学的、熱的および流体的な面積均一性の問題だけである。しかし、これらはスケールアップの問題という工業原理の問題であり、製造装置の構造を工夫することにより解消することができる。

上述の実施例では、従来から製造されていた大

きさのS i 単結晶インゴットを用いて棒部材8を製造し、この棒部材8を並列に集合させて1つの棒状基材7を製造し、この棒状基材7をスライス加工することによって大きな面積のS i 単結晶ウエハを製造するものである。従来から使用されているS i 単結晶インゴットの製造設備を排却することなく引き続き使用することができる。すなわち、S i 単結晶ウエハの大面積化が急速に進んだとしても、従来から使用されているS i 単結晶インゴットの製造設備は無駄にならない。したがって、S i 単結晶ウエハの大面積化は、S i ウエハの製造メーカーにとってそれほど大きな負担にはならない。要するに、S i 単結晶ウエハの大面積化に対してその実現を阻むものは、ウエハの機械的強度の問題、ならびに光学的、熱的および流体的な面積均一性の問題だけである。これらの問題は、製造装置の構造を改良することによって容易に解消し得るものである。S i 単結晶ウエハの大面積化も容易に実現することができる。

上述の実施例では、S i 単結晶ウエハの大面積

化を進めるのにあたって、集合されるべき棒部材8の数を増せばウエハの片面積化を小刻みにではなく大幅に進めることができるので、半導体集積回路の製造設備の変更を小刻みにではなく一挙に行なうことができる。つまり、製造設備の投資効率を大幅に向上させることができる。たとえば、最大直径0.15mのSi単結晶ウエハを用いて半導体集積回路を製造する設備および工程と、1辺の長さが1.0mのSi単結晶ウエハを用いて半導体集積回路を製造する設備および工程とは、大幅に異なっていることは明らかである。

上述の実施例では、ウエハ上に半導体集積回路が形成される場合について説明したが、この発明は、それ以外の用途にも適用可能である。すなわち、ウエハ上に同時に多数の電子デバイスを形成するような用途に対して、この発明が適用されれば、そのコストを飛躍的に低下させることができる。半導体集積回路以外の個別半導体デバイスとして、たとえば、トランジスタ、ダイオード、サイリスタ等が考えられるが、これらに対してもこ

の発明は適用可能である。さらに、半導体デバイス以外の電子デバイス、たとえば抵抗素子、容量素子、センサ等に対してもこの発明の適用が可能である。

上述の実施例では、Si単結晶棒部材8を、互いに接続する場合について述べたが、Si多結晶棒部材を互いに接続する場合であっても全く同じ方法が採用される。Si多結晶棒部材を使用する場合には、たとえば、ウエハの形成後に、そのウエハの表面をレーザアニール技術によって単結晶化し、Si単結晶ウエハの代わりに使用する等の応用例が考えられる。

Ge単結晶棒部材を用いる場合やGe多結晶棒部材を用いる場合であっても、同様な方法で各棒部材を互いに集合して一体物とすることが可能である。ただし、Ge単結晶棒部材またはGe多結晶棒部材を用いる場合には、互いの棒部材の接続はSi-O-Si結合ではなく、Ge-O-Ge結合である。なお、Siの融点は1412℃であるので、Si結晶の棒部材を1200℃の温度ま

で加熱することができる。一方、Geの融点は958.5℃であるので、Ge結晶の棒部材を加熱する場合にはその加熱温度が900℃を越えてはならない。

GaAs、InP、CdS等の化合物半導体の単結晶または多結晶からなる複数個の棒部材を互いに集合させて接合したり、石英(SiO₂)やサファイヤ(Al₂O₃)などの酸化物からなる複数個の棒部材を互いに集合させて接合することも可能である。ただし、化合物半導体の場合には、棒部材を加熱したときに分解が生ずるおそれがあるので、温度条件をできるだけ低温にする必要がある。また、棒部材の表面を十分酸化または水酸化するための処理をする必要がある。

前述したように、Si単結晶同士の間で接合であっても、ミクロ的には、自然酸化膜によるSiO₂同士の間で接合であった。したがって、Si単結晶棒部材上に人為的にSiO₂を付着させ、その後、このSiO₂を介してSi単結晶棒部材を互いに接合するようにしてもよい。SiO₂の付着の方

法としては、色々なものが選択できる。たとえば、Si単結晶棒部材を湿った酸素雰囲気中(H₂O + O₂ + N₂)で900℃に加熱し、それによって棒部材の表面に0.5~2μmの酸化膜を付着させてもよい。また、シラン系の化合物(SiH₄ + O₂やSi(OC₂H₅))、などの熱分解法を利用して棒部材の表面に酸化膜を付着させてもよい。あるいは、いわゆるCVD法によって、棒部材の表面に0.5~2μm程度の酸化膜を付着するようにしてもよい。

Si単結晶棒部材の表面に人為的にSiO₂を付着させた後の化学処理および加熱処理は、Si単結晶棒部材同士を互いに接合する場合と同じである。Si単結晶棒部材の表面に人為的にSiO₂を付着させた方が、互いの棒部材は接合しやすくなるが、酸化膜の膜厚が厚すぎると、酸化に伴うSiの膨張による接触面の隙間を充填する効果が少なくなる。したがって、酸化膜の膜厚が過剰に大きくならないようにしなければならない。

複数のSi単結晶棒部材を、Si多結晶を介し

て互いに接着するようにしてもよい。Si多結晶は、シラン(SiH₄)の熱分解によってSi単結晶棒部材の表面に付着させることができる。付着したSi多結晶は、ストレス緩和の効果を発揮する。

複数のSi多結晶棒部材を、作動的に付着したSiO₂を介して互いに接着することももちろん可能である。

Ge結晶からなる棒部材、種々の化合物半導体からなる棒部材、酸化物からなる棒部材についても、この棒部材と異なる材料を介して互いに接着することが可能である。たとえば、GaAs単結晶棒部材の表面に、種々の方法で酸化膜を付着させることが可能である。GaAs単結晶棒部材は、乾燥雰囲気中または湿った雰囲気中で350℃〜500℃に加熱される。このようにGaAs単結晶棒部材を低温で酸化させるのは、Asの脱離を防止するためである。GaAs単結晶棒部材の表面に形成される酸化物はGa₂O₃である。GaAs単結晶棒部材をAs₂O₃、雰囲気中で加

熱すれば、酸化物としてAs₂O₃も得られる。

GaAs単結晶棒部材を、NH₃、B₂O₃水溶液中、1% H₂PO₄水溶液中、3% H₂BO₃水溶液中、30% H₂O₂水溶液中などに浸漬することによって、その表面を陽極酸化するようにしてもよい。

複数のGaAs単結晶棒部材を、シリコンナイトライド(Si₃N₄)を介して互いに接着してもよい。この場合、シリコンナイトライド(Si₃N₄)は、高温下でのAsの脱離を防止する効果を発揮する。

たとえば、GaAs単結晶棒部材の表面に、CVD法によって(SiH₄+NH₃の熱分解によって)Si₃N₄を付着させる。Si₃N₄同士には接着力がないので、さらにSi₃N₄の付着層の上にCVD法によって(SiH₄の熱分解によって)多結晶Siを付着させる。次に、多結晶Si付着層の上に、CVD法によって(SiH₄+O₂またはSi(OC₂H₅)₄の熱分解によって)SiO₂を付着させる。それ以後の化学処

理および加熱処理は、前述したSi単結晶棒部材の場合と同じである。ただし、GaAsの融点は1238℃であるので、GaAs単結晶棒部材の加熱温度は1000℃を越えないようにするのが望ましい。

上述の方法において、シリコンナイトライド(Si₃N₄)の代わりに、CVD法によって(Al(OC₂H₅)₃の熱分解によって)酸化アルミ(Al₂O₃)を付着するようにしてもよい。また、高温におけるAsの脱離の問題は若干残るが、GaAs単結晶棒部材の表面に、直接Si多結晶を付着させてもよく、あるいは表面の平面度が良好であれば、直接SiO₂を付着させてもよい。

今までの説明では、同一材料からなる複数の棒部材を互いに接続する場合について述べたが、異なる材料からなる複数の棒部材を並列に集合させて互いに接続して一体物とすることも可能である。たとえば、Si単結晶からなる棒部材とGaAs単結晶からなる棒部材とを同様な方法によ

って互いに接着することも可能である。この場合、たとえば、GaAs単結晶棒部材の最表面にSiを付着させるようにしてもよい。

複数の棒部材が、少量の酸素(O₂)を介してミクロな意味で完全に接着している場合には、酸素(O₂)がバルク中に拡散しているので、棒部材間の接着界面は完全結晶となっている。しかし、一般には、棒部材の表面の平面度の悪さや表面粗さを補償するために、複数の棒部材の接触部分には過剰の酸素が介在するので、接着界面は完全結晶とはならない。接着界面が完全結晶とはなっていないとしても、すなわち、完成したウエハ中に継目部分が存在し、その継目部分が完全結晶とはなっていないとしても、それらが機械的に強固に接着していれば問題はない。たとえば、完成したウエハ中に、数10Å〜μmオーダの不完全結晶の継目が存在していたとしても、ウエハの上に多数の同じパターンを形成する場合には大きな障害にはならない。

第1図および第2図に図示した実施例では、互

いに集合されるべき各棒部材8は、正四角柱形状であったが、そのような形状に限られるものではない。第19図および第20図を参照して、1本のインゴット19は、正方形の断面形状を持つ1本の棒部材20と、台形の断面形状を持つ4本の棒部材21とに分割される。第21図および第22図に示すように、インゴット19から取出された台形状の断面を有する棒部材21を多数集合させて互いに接続して1本の棒状基材22とすることも可能である。第19図～第22図に示したような方法によれば、材料の利用効率を高めることができる。

第23図に示すような台形の断面形状を持つインゴット23を利用することも可能である。たとえば、ホリゾンタルブリッジマン法(HB法)によって製造されたGaAsインゴットは、第23図に示すような断面形状が台形の棒となる。このようなインゴット23を成形し、この成形した棒を並列に集合させて第24図および第25図に示すような棒部材24を作れば、材料の利用効率を

高めることができる。

集合されるべき棒部材の形状は角柱である必要はない。つまり、棒部材は、その長さ方向に延びかつ断面状に仕上げられた接合面を有していれば、どのような形状のものであってもよい。たとえば、第26図に示した実施例では、棒部材25は、2個の接合面25a, 25bを有するほぼ円柱形状である。これらの棒部材25を4本並列に集合させて互いに接続して棒状基材27を作れば、その中央部分に穴部26が形成される。第26図に示した実施例によれば、材料の使用効率を高めることができ、また棒状基材27の内部に発生する内部ストレスを緩和する効果も発揮する。

第27図に示されている棒状基材28は、Si単結晶からなり、その断面形状が正方形の正四角柱の棒部材29を4本集合させて互いに接続して一体物としたものである。各棒部材29は、その接合面に介在するSiO₂膜30を介して互いに接続されている。各棒部材の間に介在させる材料としては、棒部材の酸化物に限られるものではな

い。たとえば、棒部材の窒化物や多結晶体を介在させてもよい。あるいは、棒部材とは異なった材料の単結晶、多結晶、酸化物、窒化物などを介在させるようにしてもよい。

第28図に示されている棒状基材31は、異なった材料から作られている棒部材を並列に集合させて互いに接続して一体物としたものである。具体的には、棒状基材31は、2本のSi単結晶棒部材32と、8本のGaAs単結晶棒部材33とを並列に集合させて一体物としたものである。この実施例によれば、SiとGaAsの接合IC回路を1つのチップで構成することが可能になる。

第29図に示すように、集合されるべき棒部材34が正四角柱形状である場合、その角部を参照番号35で示すように面取りしてもよい。このような面取りされた棒部材34を4本並列に集合させて一体物とした棒状基材36が、第30図に示されている。棒部材34の角部35は面取りされているので、棒状基材36は、各棒部材34の接合部分に切欠37を生じさせる。この実施例によ

れば、各棒部材の接続部分が明瞭に観察され得る。

発明の種々の態様

本件発明に対して考えられる態様は、以下のとおりである。

(1) スライス加工されることによって複数個の電子デバイス用ウエハを提供する棒状基材であって、

電子デバイス用ウエハとなるべき材料から作られた複数個の棒部材を、並列に集合させて互いに接続して一体物とした、ウエハ用棒状基材。

(2) 上記(1)に従属するウエハ用棒状基材であって、

前記各棒部材は、その長さ方向に延びかつ断面状に仕上げられた接合面を有し、

前記各棒部材の接合面が互いに接続される。

(3) 上記(2)に従属するウエハ用棒状基材であって、

前記各棒部材は、同じ材料から作られている。

(4) 上記(3)に従属するウエハ用棒状基材であって、

前記各棒部材は、Si単結晶またはSi多結晶から作られており、

前記各棒部材の接合面は、Si-O-Si結合またはSi-Si結合によって互いに接続される。

(5) 上記(3)に従属するウエハ用棒状基材であって、

前記各棒部材は、Ge単結晶またはGe多結晶から作られており、

前記各棒部材の接合面は、Ge-O-Ge結合またはGe-Ge結合によって互いに接続される。

(6) 上記(3)に従属するウエハ用棒状基材であって、

前記各棒部材は、Si単結晶またはSi多結晶から作られており、

前記各棒部材の接合面は、SiO₂を介して互いに接続される。

(7) 上記(3)に従属するウエハ用棒状基材であって、

前記各棒部材は、GaAs、InP、CdS、サファイヤ、石英またはアルミナから作られてい

位置を示すマークを備える。

(13) 上記(12)に従属するウエハ用棒状基材であって、

前記マークは、当該棒状基材の外面に形成された切欠である。

(14) 上記(1)に規定される棒状基材をスライス加工することによって得られた電子デバイス用ウエハ。

(15) 上記(4)に規定される棒状基材をスライス加工することによって得られた電子デバイス用ウエハ。

(16) 上記(5)に規定された棒状基材をスライス加工することによって得られた電子デバイス用ウエハ。

(17) 上記(6)に規定される棒状基材をスライス加工することによって得られた電子デバイス用ウエハ。

(18) 上記(9)に規定される棒状基材をスライス加工することによって得られた電子デバイス用ウエハ。

る。

(8) 上記(2)に従属するウエハ用棒状基材であって、

前記各棒部材は、異なる材料から作られている。

(9) 上記(8)に従属するウエハ用棒状基材であって、

前記複数個の棒部材のうち、第1の棒部材はSi単結晶から作られ、第2の棒部材はGaAs単結晶から作られている。

(10) 上記(2)に従属するウエハ用棒状基材であって、

前記棒部材は、角柱形状を有する。

(11) 前記(2)に従属するウエハ用棒状基材であって、

前記各棒部材は、単結晶インゴットまたは多結晶インゴットである。

(12) 上記(2)に従属するウエハ用棒状基材であって、

当該棒状基材は、前記各棒部材間の接合部分の

(19) 電子デバイス用ウエハとなるべき材料から作られた複数個の棒部材を用意する工程と、

前記各棒部材の外面に、その長さ方向に延びかつ鏡面上に仕上げられた接合面を形成する工程と、

前記各棒部材の接合面を、化学薬品を用いた表面処理によって清浄にする工程と、

前記各棒部材を並列に集合させてそれぞれの接合面を互いに接触させることによって、各棒部材の集合体である棒状基材を作る工程と、

前記棒状基材を加熱雰囲気下に保持する工程と、

前記棒状基材をスライス加工することによって電子デバイス用ウエハを得る工程と、

を備える、電子デバイス用ウエハの製造方法。

(20) 上記(19)に従属する電子デバイス用ウエハの製造方法であって、

化学薬品によって接合面を清浄にする工程は、

接合面を脱脂することと、

接合面に付着している付着物を酸化除去することと、

接合面を安定で均一な酸化状態にすることと、

を含む。

(21) 上記(20)に従属する電子デバイス用ウエハの製造方法であって、

前記接合面の脱脂は、接合面を有機溶剤で洗浄することによって行なわれる。

(22) 上記(20)に従属する電子デバイス用ウエハの製造方法であって、

前記付着物の酸化除去は、接合面を加熱硫酸に浸漬することによって行なわれる。

(23) 上記(20)に従属する電子デバイス用ウエハの製造方法であって、

前記接合面を安定で均一な酸化状態にすることは、接合面を加熱された硝酸系溶液に浸漬することによって行なわれる。

(24) 上記(20)に従属する電子デバイス用ウエハの製造方法であって、

前記接合面を安定で均一な酸化状態にすることは、接合面上に形成された酸化膜の最表面部を除去することを含む。

(25) 上記(24)に従属する電子デバイス

ことと、その後

前記棒状基材を600℃の温度雰囲気中に置くことと、その後

前記棒状基材を1000℃の温度雰囲気中に置くことと、を含む。

(30) 上記(29)に従属する電子デバイス用ウエハの製造方法であって、

前記棒状基材を400℃の温度雰囲気中に置く時間は30分であり、

前記棒状基材を600℃の温度雰囲気中に置く時間は30分であり、

前記棒状基材を1000℃の温度雰囲気中に置く時間は1時間である。

(31) 上記(19)に従属する電子デバイス用ウエハの製造方法であって、

前記各棒部材は、同じ材料から作られている。

(32) 上記(31)に従属する電子デバイス用ウエハの製造方法であって、

前記各棒部材は、Si単結晶またはSi多結晶

ス川ウエハの製造方法であって、

前記酸化膜の最表面部の除去は、接合面を硝酸系水溶液に浸漬することによって行なわれる。

(26) 上記(19)に従属する電子デバイス用ウエハの製造方法であって、

鏡面状に仕上げられた前記接合面は、その平面度が10μm以下でその表面粗さが10nm以下である。

(27) 上記(19)に従属する電子デバイス用ウエハの製造方法であって、

前記各棒部材を並列に集合させて棒状基材を作る工程は、室温下で行なわれる。

(28) 上記(19)に従属する電子デバイス用ウエハの製造方法であって、

前記棒状基材を加熱雰囲気下に保持する工程は、前記棒状基材を窒素雰囲気下に置くことを含む。

(29) 上記(19)に従属する電子デバイス用ウエハの製造方法であって、

前記棒状基材を加熱雰囲気下に保持する工程は、前記棒状基材を400℃の温度雰囲気中に置く

から作られている。

(33) 上記(31)に従属する電子デバイス用ウエハの製造方法であって、

前記各棒部材は、Ge単結晶またはGe多結晶から作られている。

(34) 上記(19)に従属する電子デバイス用ウエハの製造方法であって、

前記各棒部材は、異なる材料から作られている。

(35) 上記(34)に従属する電子デバイス用ウエハの製造方法であって、

前記複数個の棒部材のうち、第1の棒部材はSi単結晶から作られ、第2の棒部材はGaAs単結晶から作られている。

【発明の効果】

以上のように、この発明によれば、スライス加工されることによって複数個の電子デバイス用ウエハを提供する棒状基材が、複数個の棒部材を並列に集合させて互いに接続して一体物としたものであるため、かなり大きな面積を持つ電子デバイ

ス用ウエハを得ることができる。したがって、大きな面積のウエハ上に非常に多くの電子デバイス用ウエハを形成することができ、1個あたりの電子デバイスの価格を安くすることができる。

4. 図面の簡単な説明

第1図は、この発明の一実施例の棒状基材を示す斜視図である。第2図は、第1図の棒状基材を熱処理した後の状態を示す斜視図である。第3図は、第2図の棒状基材をスライス加工することによって得られた電子デバイス用ウエハを示す斜視図である。第4図は、第3図に示すウエハ上に多数の半導体集積回路が形成されている状態を示す平面図である。

第5図は、S1単結晶インゴットを作製した段階から半導体集積回路を形成するまでの製造工程を示す図である。

第6図は、4本の単結晶インゴットを示す斜視図である。第7図は、第6図に示されている単結晶インゴットを加工することによって得られた4本の棒部材を示す斜視図である。

第8図は、接合部分で脱水縮合反応が完結している状態を示す原子配列図である。第9図は、シラン系有機物を介在させて接触させている状態を模式的に示す原子配列図である。

第10図は、1本のインゴットから異なった形状の複数個の棒部材を取出すことのできる状態を示す平面図である。第11図は、第10図の正面図である。第12図は、第10図に示されている断面形状が台形の棒部材を複数本集合させて一体物とした状態の平面図である。第13図は、第12図の正面図である。

第14図は、断面形状が台形のインゴットを示す斜視図である。第15図は、第14図のインゴットを用いて製造された棒状基材を示す平面図である。第16図は、第15図の棒状基材の正面図である。

第17図は、棒状基材の他の例を示す平面図である。第18図は、棒状基材のさらに他の例を示す平面図である。第19図は、棒状基材のさらに他の例を示す平面図である。第20図は、後に集

第8図は、S1単結晶の表面が理想表面となっている状態を模式的に示す原子配列図である。第9図は、S1単結晶の表面に自然酸化膜が形成されている状態を模式的に示す原子配列図である。第10図は、第9図の自然酸化膜に水が吸着している状態を模式的に示す原子配列図である。第11図は、S1単結晶表面に油などの有機物が付着している状態を模式的に示す原子配列図である。第12図は、S1単結晶の表面の終端がすべて水酸基となっている状態の原子配列図である。第13図は、第12図に示す構造の終端に水が吸着している状態を示す原子配列図である。第14図は、S1単結晶の表面の水酸基間で脱水縮合反応が生じ、その後その最表面部に水が吸着されている状態を模式的に示す原子配列図である。第15図は、S1単結晶の表面の終端がすべてOH基となっている場合の接合状態の原子配列を模式的に示す図である。第16図は、S1単結晶の表面の水酸基間で脱水縮合反応を起こして、水を吸着している場合の接合状態の原子配列を模式的に示す図

合されるべき棒部材を示す平面図である。第21図は、第20図に示されている面取りされた棒部材を4本集合させることによって得られる棒状基材を示す平面図である。

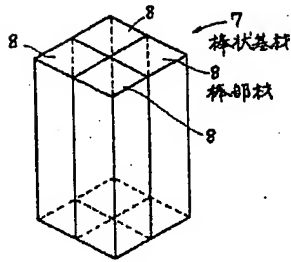
第22図は、S1単結晶インゴットを示す斜視図である。第23図は、第22図の単結晶インゴットを加工することによって得られる棒部材を示す斜視図である。第24図は、第23図の棒部材をスライス加工することによって得られるウエハを示す斜視図である。第25図は、第24図に示されているウエハの主面上に多数の半導体集積回路が形成されている状態を示す平面図である。

図において、7は棒状基材、8は棒部材、9はウエハ、11は半導体集積回路を示す。

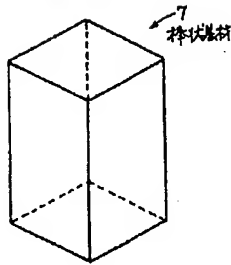
なお、各図において、同一の番号は、同一または相当の要素を示す。

代理人 大 岩 地 雄

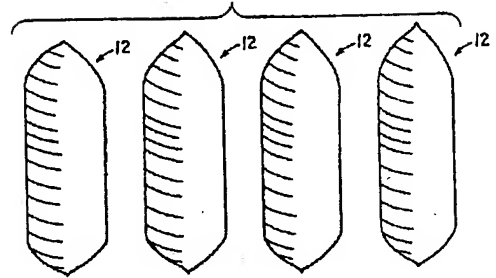
第1図



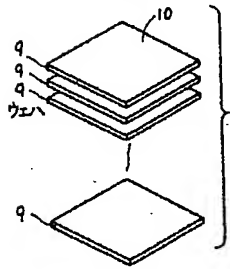
第2図



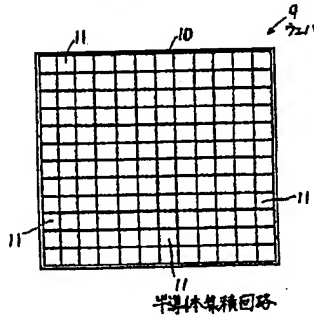
第6図



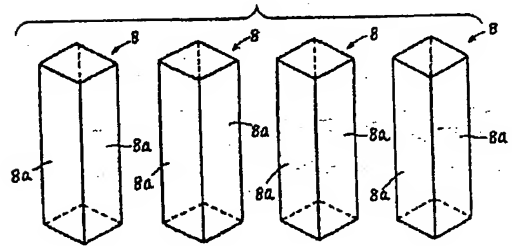
第3図



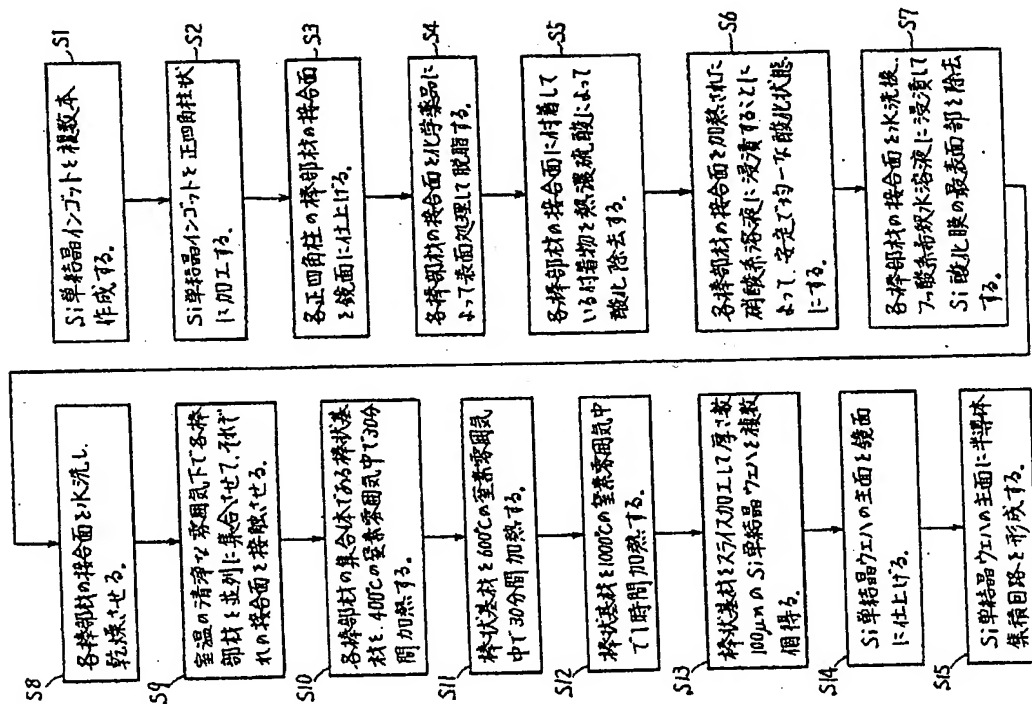
第4図



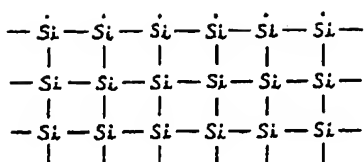
第7図



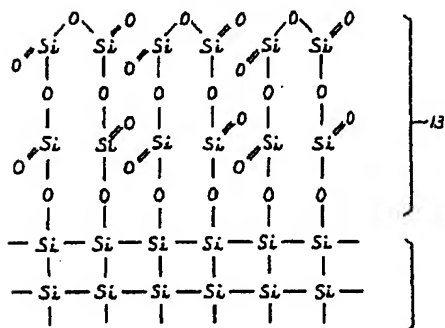
第5図



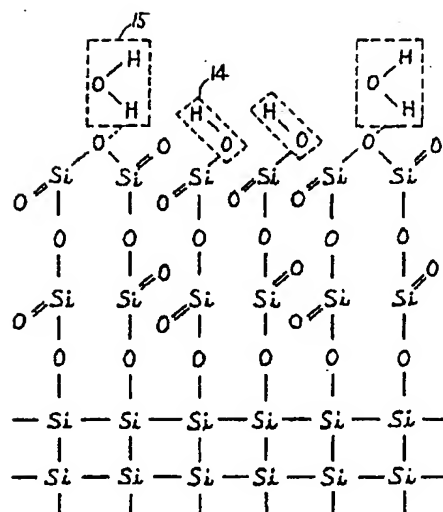
第8図



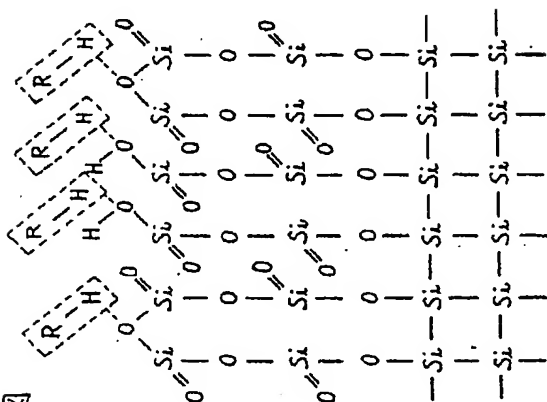
第9図



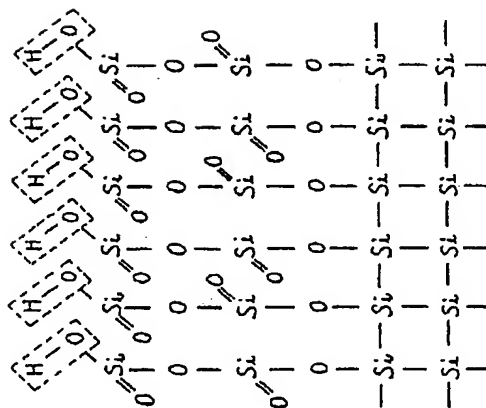
第10図

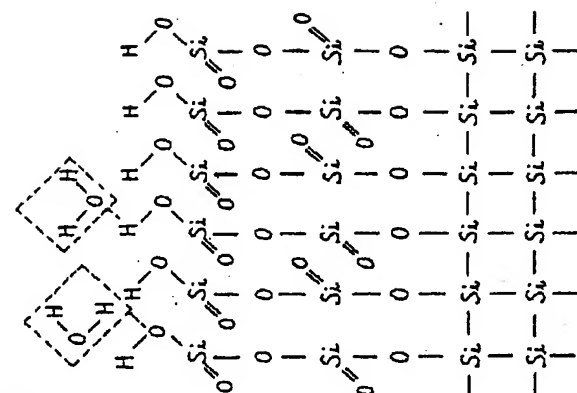


第11図

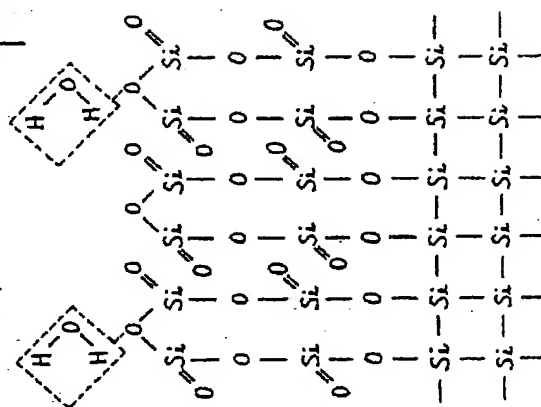


第12図

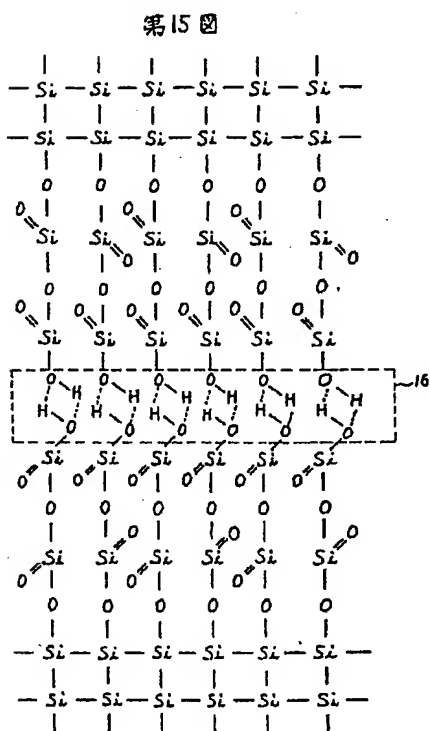




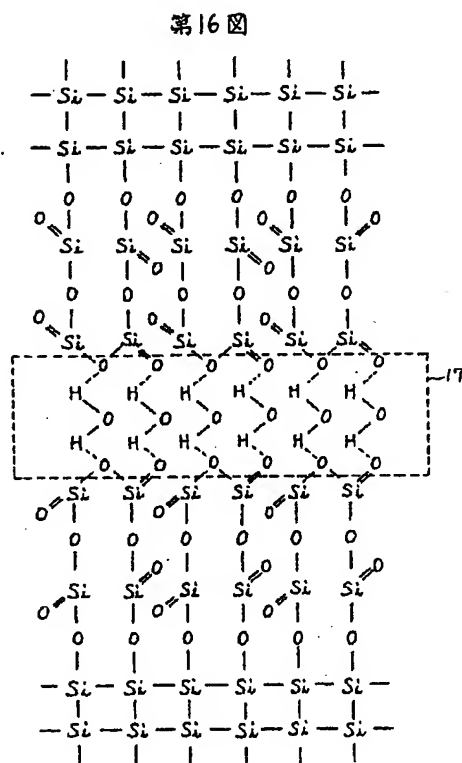
第13図



第14図

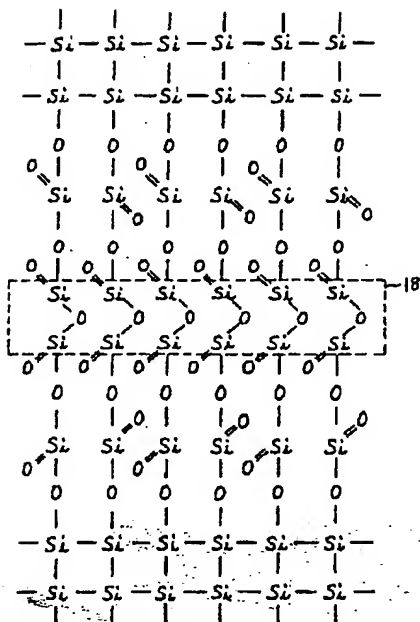


第15図

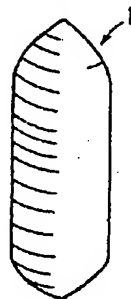


第16図

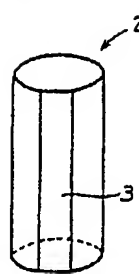
第17圖



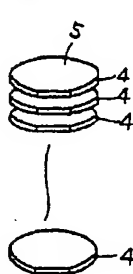
第31圖



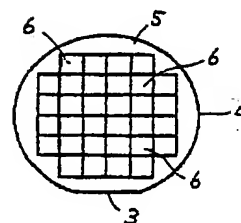
第32圖



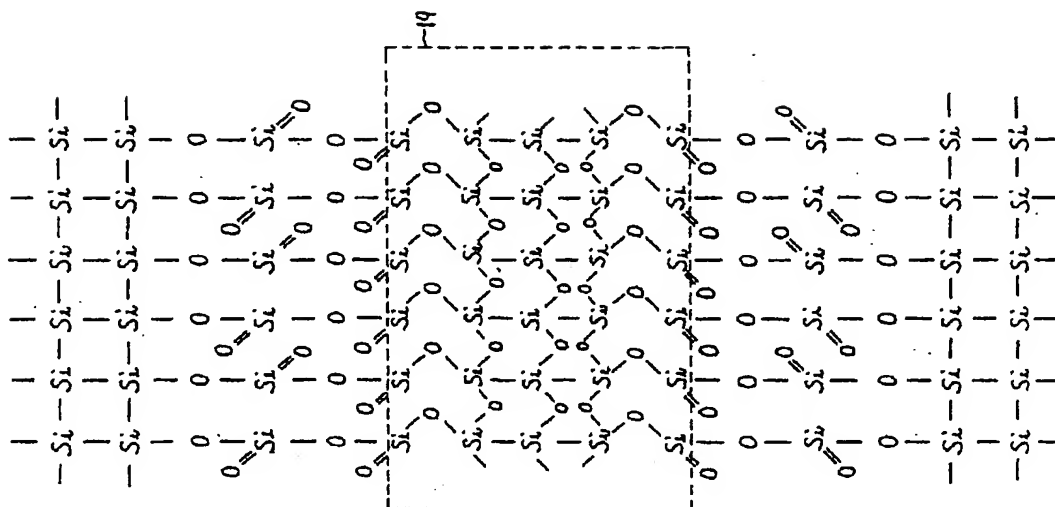
第33圖

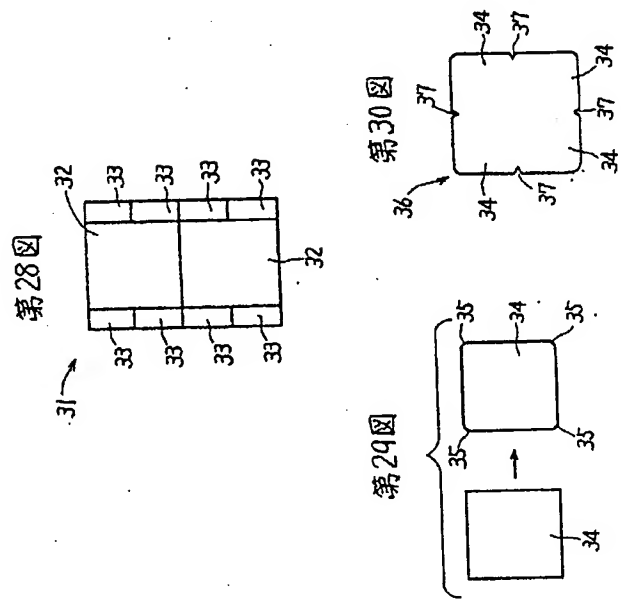
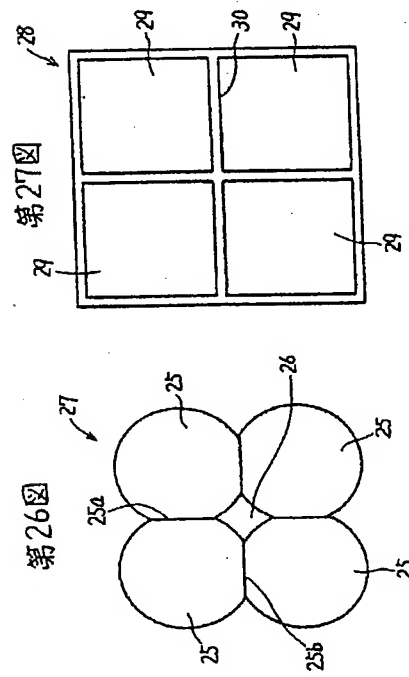
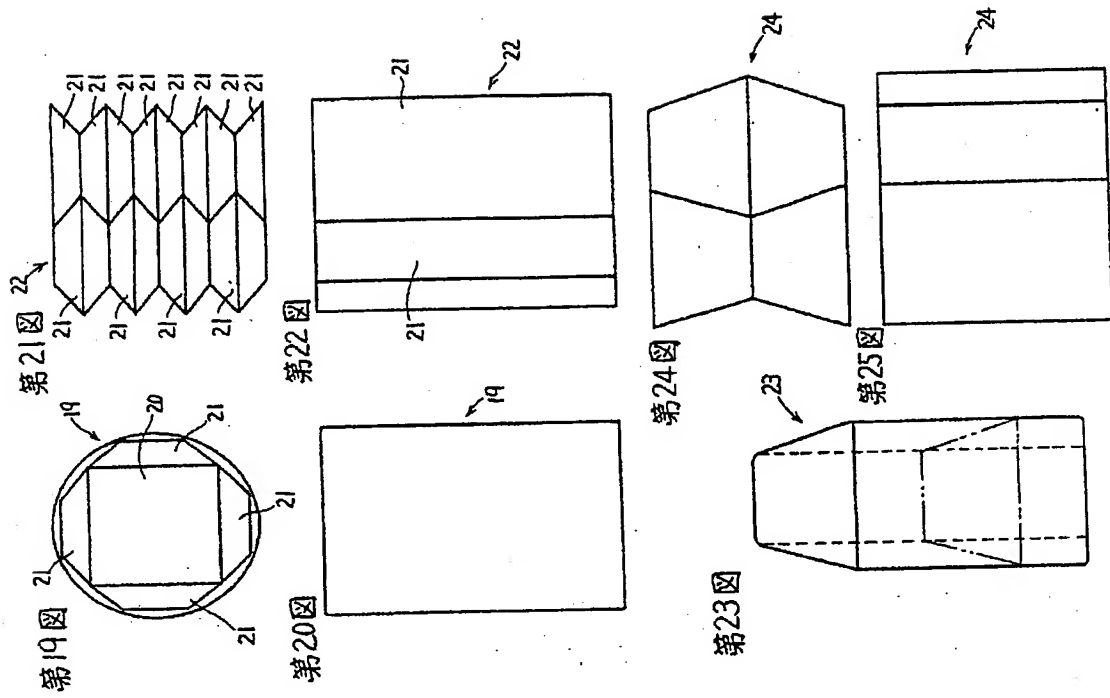


第34圖



第18圖





手続補正書 (自発)
平成 1 年 12 月 27 日
昭和 63 年 12 月 27 日

特許庁長官殿

1. 事件の表示

特願昭 63-277975 号



2. 発明の名称

電子デバイス用ウエハを提供するための
導状基材

3. 補正をする者

事件との関係 特許出願人
住所 東京都千代田区丸の内二丁目2番3号
名称 (601) 三菱電機株式会社
代表者 志岐守哉

4. 代理人

住所 東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
氏名 (7375) 弁理士 大岩増雄
(連絡先 03(213)3421 特許部)



方式 登 録 簿

5. 補正の対象

明細書の発明の詳細な説明の欄

6. 補正の内容

(1) 明細書第2頁第16行の「を参照して」を「に示すように」に補正する。

(2) 明細書第5頁第9行の「数年間」を「数10年間」に補正する。

(3) 明細書第40頁第15行の「ウエハを製造する工程」を「ウエハ工程」に補正する。

(4) 明細書第40頁第16行の「ウエハ製造工程」を「ウエハ工程」に補正する。

(5) 明細書第42頁第6行の「排却」を「廃却」に補正する。

(6) 明細書第46頁第7行ないし第8行の「付着させてもよい。あるいは、」を「付着させる等の、」に補正する。

(7) 明細書第51頁第3行の「を参照して」を「に示すように」に補正する。

(8) 明細書第61頁第9行の「400℃」を「約400℃」に補正する。

(9) 明細書第61頁第10行および第12行の「30分」を「約30分」に補正する。

(10) 明細書第61頁第11行の「600℃」を「約600℃」に補正する。

(11) 明細書第61頁第13行の「1000℃」を「約1000℃」に補正する。

(12) 明細書第61頁第14行の「1時間」を「約1時間」に補正する。

以上

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第7部門第2区分
【発行日】平成5年(1993)12月17日

【公開番号】特開平2-122617
【公開日】平成2年(1990)5月10日
【年通号数】公開特許公報2-1227
【出願番号】特願昭63-277975
【国際特許分類第5版】

H01L 21/208 Z 7353-4M
B28D 1/22 C 9029-3C
C30B 33/00 7821-4G
H01L 21/304 311 B 8728-4M

手続補正書(自発)

平成 5 年 2 月 17 日



特許庁長官殿

1. 事件の表示

昭和63年特許願第277975号

2. 発明の名称

電子デバイス用ウエハ、ウエハ用棒状基材および
電子デバイス

3. 補正をする者

事件との関係 特許出願人
名称 (601)三菱電機株式会社

4. 代理人

住所 東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
氏名 (8217)弁理士 高田 守
(連絡先03(3213)8421知的財産本部)

5. 補正により増加する請求項の数 3

6. 補正の対象

- (1) 明細書の発明の名称の欄
- (2) 明細書の特許請求の範囲の欄
- (3) 明細書の発明の詳細な説明の欄

7. 補正の内容

(1) 発明の名称を「電子デバイス用ウエハ、
ウエハ用棒状基材および電子デバイス」に補正す
る。

(2) 特許請求の範囲を別紙のとおり補正す
る。

(3) 明細書第18頁第1行と第2行との間
に下記の文章を挿入する。

記

「この発明にしたがった電子デバイス用ウエハ
は、棒状基材をスライス加工することによって得
られる。棒状基材は、第1の材料からなる第1の
棒部材と、第1の棒部材に隣接して配置される第
2の棒部材と、第1および第2の棒部材間のスベ
ースを充填し、かつ第1および第2の棒部材を取

り囲むように形成され、それによって第1および第2の棒部材を互いに接続する第3の材料と、を備える。

この発明にしたがった電子デバイスは、ウエハと、このウエハ上に形成された集積回路とを備える。ウエハは、複数個の棒部材を並列に集合させて互いに接続して一体物とした棒状基材をスライス加工することによって形成されている。ウエハは、第1のウエハ部と、第1のウエハ部の端縁に接続された第2のウエハ部とを含む。各ウエハ部は、各棒部材に対応している。

この発明の他の局面において、電子デバイスは、ウエハと、ウエハ上に形成された集積回路とを備える。ウエハは、棒状基材をスライス加工することによって形成されている。棒状基材は、第1の材料からなる第1の棒部材と、第1の棒部材に隣接して配置される第2の材料からなる第2の棒部材と、第1および第2の棒部材間のスペースを充填し、かつ第1および第2の棒部材を取り囲むように形成され、それによって第1および第2の棒

部材を互いに接続する第3の材料と、を備える。』

特許請求の範囲

(1) スライス加工されることによって複数個の電子デバイス用ウエハを提供する棒状基材であって、

電子デバイス用ウエハとなるべき材料から作られた複数個の棒部材を、並列に集合させて互いに接続して一体物とした、ウエハ用棒状基材。

(2) 棒状基材をスライス加工することによって得られる、電子デバイス用ウエハであって、

前記棒状基材は、

第1の材料からなる第1の棒部材と、

前記第1の棒部材に隣接して配置される、第2の材料からなる第2の棒部材と、

前記第1および第2の棒部材間のスペースを充填し、かつ第1および第2の棒部材を取り囲むように形成され、それによって前記第1および第2の棒部材を互いに接続する第3の材料と、を備える、電子デバイス用ウエハ。

(3) ウエハと、前記ウエハ上に形成された集積回路とを備えた電子デバイスであって、

前記ウエハは、複数個の棒部材を並列に集合させて互いに接続して一体物とした棒状基材をスライス加工することによって形成されており、

前記ウエハは、第1のウエハ部と、前記第1のウエハ部の端縁に接続された第2のウエハ部とを含む、

前記各ウエハ部は、前記各棒部材に対応している、電子デバイス。

(4) ウエハと、前記ウエハ上に形成された集積回路とを備えた電子デバイスであって、

前記ウエハは、棒状基材をスライス加工することによって形成されており、

前記棒状基材は、

第1の材料からなる第1の棒部材と、

前記第1の棒部材に隣接して配置される、第2の材料からなる第2の棒部材と、

前記第1および第2の棒部材間のスペースを充填し、かつ第1および第2の棒部材を取り囲むように形成され、それによって第1および第2の棒部材を互いに接続する第3の材料と、

特開平2-122617

を備える、電子デバイス。